



EMI 设计指南 · 技术文章

共模电感设计指南： 提升EMI性能

开关电源系统共模扼流圈的磁芯材料选型、阻抗匹配、绕组结构、接地设计与EMI标准合规实践

适用场景：EV OBC · 储能PCS · 光伏逆变器 · AI服务器电源 · 工业电源

发布方	深圳市谱磁科技有限公司 (PROMAGTECH)
文件类型	EMI设计指南——共模电感系列
适用读者	功率电子工程师 · EMC工程师 · 硬件研发
网址	www.promagtech.com
邮件	zyong@promagtech.cn

一、核心结论

核心结论：共模电感的有效性取决于其在实际传导噪声频带内的阻抗，而不仅仅是某个点频。工程师应先测量系统的噪声频谱，再根据主要噪声频带选择磁芯材料和绕线结构。在150 kHz有效的共模电感，可能在5 MHz时几乎无衰减，反之亦然。

二、共模噪声：来源与路径

每一台开关电源都会产生共模（CM）噪声。当功率开关开通或关断时，开关节点上的电压跳变通过杂散电容产生位移电流并流入地——从开关漏极/集电极到散热片、从PCB铜层到机箱、从变压器绕组到磁芯。这些电流通过地线返回，形成传导共模干扰路径。

与差模（DM）噪声（在两根电源线之间流动，主要由电感纹波电流决定）不同，共模噪声由开关节点的电压变化率（ dV/dt ）乘以对地杂散电容驱动。随着SiC和GaN器件的开关频率提高和功率密度增大，共模噪声水平也随之上升。

2.1 共模与差模噪声的关键区别

参数	共模（CM）噪声	差模（DM）噪声
电流通路	两根导线电流同向流动；经地线返回	电流在两根电源线之间流动；净返回为零
主要来源	开关节点 $dV/dt \times$ 对地杂散电容	电感纹波电流；变换器拓扑
抑制方法	共模电感（磁芯内磁通叠加）	差模滤波电感+X电容（共模电感中磁通抵消）
主要频率	通常150 kHz – 30 MHz	通常150 kHz – 2 MHz（频率较低）
EMI标准限值	CISPR 25/32/11——传导限值对两者均适用	相同标准；CM和DM独立贡献

三、共模电感的工作原理

共模电感由两个（或多个）绕在同一磁芯上的绕组组成。其工作原理依赖于磁通抵消和磁通叠加：

- 差模电流：两根导线的电流在各自绕组中方向相反。它们在共用磁芯中产生的磁通相互抵消，磁芯感受到的净差模磁通几乎为零，因此差模电感极低——电感对差模功率电流呈现的阻抗可以忽略不计。
- 共模电流：两根导线的电流在各自绕组中同向流动，磁芯内磁通叠加，产生高电感量。电感对共模噪声电流呈现高阻抗。

$$Z_{CM} = j\omega L_{CM} \quad (\text{高阻抗—衰减共模噪声})$$

$Z_{DM} = j\omega L_{漏感}$ (极低阻抗—通过差模功率电流)

共模电感与差模漏感之比是共模电感的关键质量指标。设计良好的共模电感应满足 $L_{CM} / L_{漏感} > 100$ ，即在相同频率下共模阻抗至少是差模阻抗的100倍。

自谐振警告： 每个共模电感都存在自谐振频率（SRF），高于该频率时绕组间电容占主导，阻抗开始下降。高于SRF时，电感呈现容性，几乎不提供衰减。工程师必须确认SRF高于需要抑制的最高噪声频率。

四、磁芯材料选型

磁芯材料的选择决定了共模电感提供有效阻抗的频率范围、可达到的峰值阻抗，以及该阻抗在工作温度范围内的温度稳定性。

4.1 磁芯材料对比

磁芯材料	初始磁导率 μ_i	有效频率范围	损耗特性	最佳应用
铁氧体 (MnZn)	2,000–10,000	100 kHz – 10 MHz	高频损耗低；性价比高	SMPS、EV OBC、通用EMI滤波 (CISPR 32)
纳米晶合金	20,000–80,000	30 kHz – 1 MHz	损耗极低；单位匝数CM阻抗高	高CM阻抗需求；宽频滤波
非晶合金	10,000–50,000	1 kHz – 500 kHz	损耗低；低频效果好	SiC/GaN模块、超薄设计、紧凑型PSU
铁粉芯/铁硅铝	26–200	10 kHz – 500 kHz	损耗较高；软饱和	差模电感——不适合共模电感主磁路

4.2 频带匹配原则

最常见的选型错误是只根据成本或现货情况选择磁芯，而不验证该材料在实际噪声频带内是否提供有效阻抗。推荐以下步骤：

- 第一步：在实际变换器上测量传导发射频谱，或从仿真获取。确认主要共模噪声频率。
- 第二步：将磁芯材料与主要噪声频带匹配——铁氧体用于1–10 MHz；纳米晶用于30 kHz–1 MHz；非晶用于1 kHz–500 kHz。
- 第三步：向供应商索取或实测全CISPR测试范围内的共模阻抗-频率曲线 (Z_{CM} vs. f)。仅提供100 kHz单点电感量是不够的。
- 第四步：验证自谐振频率（SRF）高于需要衰减的最高噪声频率。

噪声来源/应用	主要CM噪声频带	推荐磁芯
SMPS (IGBT, 20–100 kHz)	150 kHz – 5 MHz	铁氧体MnZn

噪声来源/应用	主要CM噪声频带	推荐磁芯
EV OBC/PFC (65–200 kHz)	150 kHz – 10 MHz	铁氧体或纳米晶
SiC逆变器 (100–300 kHz)	1 MHz – 30 MHz	铁氧体或非晶
GaN服务器电源 (300 kHz–2 MHz)	5 MHz – 30 MHz	铁氧体 (高频牌号)
储能PCS (8–50 kHz)	150 kHz – 5 MHz	纳米晶或铁氧体
光伏组串逆变器 (16–50 kHz)	150 kHz – 5 MHz	纳米晶或铁氧体

五、磁路与绕线设计

5.1 磁芯结构：闭合磁路 vs 开放磁路

闭合磁路（环形或矩形闭合磁路）将磁通完全限制在磁芯材料内部，使绕组感受到的有效磁导率最大化，最小化元件向外辐射的漏磁场，并在单位磁芯体积内提供最高的共模阻抗。

开放磁路（E-I、U-I型带气隙磁芯）允许磁通通过气隙和周围空气泄漏，降低了有效磁导率和共模阻抗。有时用于需要处理直流偏置的场合，但这不是共模电感的典型需求。

设计原则： 共模电感必须使用闭合磁路几何结构。单相设计标准选用环形磁芯；大电流两级集成设计标准选用矩形闭合磁路（纳米晶或非晶）。不应为共模电感选用E-I或U-I磁芯。

5.2 绕线结构设计

绕线配置直接影响共模阻抗的幅值以及限制可用频率范围（SRF）的绕组间电容。

最优CMC性能的绕线设计原则：

- 绕线对称性：两个绕组必须匝数相同、导体截面积相同，并尽可能在磁芯上对称布置。不对称性会产生差模漏感和不等相阻抗。
- 紧密耦合：两个绕组应绕制得紧密相邻，使磁耦合系数 k 最大化。良好设计的共模电感 $k > 0.99$ ，对应 $L_{漏感}/L_{CM} < 1\%$ 。
- 最小化绕组间电容：两绕组之间的电容为高频共模噪声提供旁路路径。两绕组之间只保留耐压要求所需的最小绝缘间距，避免绕组区域重叠。
- 绕组间绝缘：必须承受规格化的耐压测试电压。800V系统的绕组间绝缘须承受AC 3000V/1min不击穿。
- 导体规格：导体截面积必须在可接受DCR下承载全额定电流。大电流（ $>20A$ ）设计通常需要扁平线才能在可用窗口面积内满足DCR目标。
- 匝数：更多匝数提高共模电感量，但同时增加绕组间电容，降低SRF。低频阻抗（更多匝数）和高频范围（更少匝数）之间存在工程取舍。

5.3 两级集成设计

当单级共模电感无法在全传导发射频率范围内提供足够的衰减时，两级集成设计将两个共模电感级放置在单一磁芯或单一封装内。

- 第一级（低频级）：使用粗导线（低DCR，承载额定电流），匝数较多——针对150 kHz至~1 MHz优化。
- 第二级（高频级）：使用细导线（低电容，低趋肤效应交流电阻），匝数较少——针对1 MHz至30 MHz优化。
- 集成优势：消除两个独立分立扼流圈之间PCB走线引入的寄生电感，减少占地面积，并通过消除第一级的寄生串联电感路径改善其高频性能。

六、阻抗计算与衰减估算

6.1 共模阻抗模型

共模电感的共模阻抗在所有频率下不是简单的 $j\omega L$ 。完整等效电路包括：

- 串联电感 L_{CM} ：由磁芯磁导率、匝数和磁芯截面积决定的共模电感量
- 串联电阻 R_{core} ：磁芯损耗电阻，反映磁芯材料在各频率下吸收的能量
- 并联电容 $C_{绕组}$ ：绕组间和匝间电容，在高频下旁路电感

综合阻抗 $Z_{CM}(f)$ 在感抗和容抗相等的频率（SRF）处达到峰值，此后下降。SRF以下阻抗由感性分支主导；SRF以上由容性分支主导。

6.2 CISPR设计目标

以下是针对特定CISPR发射限值设计共模电感时的阻抗目标工程参考。实际所需阻抗取决于系统中共模噪声源电平和Y电容网络。

CISPR标准	频率范围	典型CM阻抗目标	绝缘/耐压要求
CISPR 32 B类 (IT设备)	150 kHz – 30 MHz	150 kHz时 $\geq 200 \Omega$ ；持续到10 MHz	绕组间AC 1500V/1min； $IR \geq 10M\Omega$
CISPR 25 5类 (汽车)	150 kHz – 108 MHz	150 kHz时 $\geq 300 \Omega$ ；高阻抗至30 MHz	AC 500V (12V系统)； 800V EV AC 2000V+
CISPR 11 A类 (工业)	150 kHz – 30 MHz	150 kHz时 $\geq 200 \Omega$	AC 1500V/1min
IEC 61000-3-2 (谐波)	50 Hz基波	不适用——谐波电流滤波器	与共模电感无关

重要提示： 上述阻抗目标是设计的起点，不是保证通过CISPR限值的判据。系统能否通过CISPR测试取决于共模噪声源电平、Y电容值、线缆走向和接地阻抗——而不仅仅是共模电感阻抗。提交正式测试前，必须在整机上进行预合规测量验证。

七、接地设计与Y电容

共模电感与Y电容（线对地电容）配合构成共模噪声低通滤波器。电感在共模路径上提供串联阻抗；Y电容在共模噪声电流到达线端之前提供低阻抗分流路径。

7.1 Y电容位置

- Y电容放置在每根电源线与安全地（PE）之间，通常在电源输入端，有时也在变换器输出端。
- Y电容容量受最大允许漏电流限制： $I_{漏} = 2\pi f \times C_Y \times V_{线}$ 。对于家用设备（CISPR 32），通常要求漏电流 ≤ 3.5 mA，在230V/50Hz下将Y总电容限制在 ≤ 33 nF。
- 对于工业设备或确认有保护地连接的设备，允许使用更大的Y电容值，从而获得更强的衰减。

7.2 共模滤波器插入损耗

由共模电感和Y电容组成的CM滤波器插入损耗可估算为：

$$IL_{CM}(dB) \approx 20 \times \log_{10}(Z_{CM} / (2 \times Z_{源} + Z_{CM})) + Y_{电容衰减量}$$

其中 $Z_{源}$ 是共模噪声的源阻抗（CISPR测量设置中通常为50–150 Ω ）。使 Z_{CM} 相对于 $Z_{源}$ 最大化是共模电感级的设计目标。

八、温度与可靠性考量

8.1 阻抗与温度

磁芯材料的磁导率随温度变化，这直接影响共模电感量和阻抗。铁氧体MnZn磁导率通常在70–100°C附近达到峰值，超过后下降；纳米晶磁导率在-40°C至+125°C汽车温度范围内更稳定。务必在最高工作温度下索取或实测共模阻抗，而不仅仅在室温下。

8.2 浪涌与故障电流下的饱和

共模电感设计为在额定负载电流下不饱和。但上电浪涌或过载故障电流可能瞬间超过额定电流5–20倍。若磁芯在浪涌期间饱和，共模电感量暂时崩溃，滤波器在产生大瞬态噪声的关键时刻失去衰减能力。

- 选择具有足够饱和磁通密度（ B_{sat} ）的磁芯，验证峰值电流 \times 匝数之积不超过磁芯的安匝饱和极限
- 纳米晶和铁氧体磁芯硬饱和（急剧崩溃）；铁硅铝和非晶磁芯软饱和（渐进降低）。软饱和对瞬态过载更宽容。
- 对于双向储能PCS应用，需分别在充电和放电两个方向验证饱和特性。

8.3 长期可靠性

- 绕组绝缘：规格化与最高工作温度匹配的绝缘等级（汽车/工业F级155°C，H级180°C）

- 磁芯材料老化：纳米晶和非晶磁芯在温度循环下稳定；铁氧体磁芯在热冲击下可能产生微裂纹——安装设计不得对磁芯施加机械应力
- 潮湿和污染：户外（光伏、储能）和汽车应用推荐灌封或覆形涂层

九、场景化应用设计指导

9.1 EV车载充电机（OBC）

OBC PFC输入是共模电感最苛刻的应用之一：大电流（15–60A）、宽频噪声谱（CISPR 25 5类覆盖150 kHz至108 MHz）、汽车温度循环（-40°C至+105°C）和严格的封装高度限制。

OBC共模电感规格优先事项：

- 磁芯材料：低频CM（150 kHz–1 MHz）选纳米晶；高频（1–30 MHz）选铁氧体。当单级无法覆盖完整CISPR 25 5类频率范围时，推荐两级集成设计。
- 导体：30A以上使用扁平线绕组，在封装高度限制内实现足够截面积
- 绝缘：800V OBC绕组间及绕组对磁芯AC 3000V耐压；H级温度等级
- SRF：必须高于30 MHz以覆盖CISPR 25 5类上限频率
- 封装高度：通常是约束条件——扁平线和矩形闭合磁芯使高度最小化
- AEC-Q200认证：汽车级供货须提供认证测试记录

9.2 储能PCS

储能变流器通常在8–50 kHz开关，主要共模噪声在150 kHz–5 MHz频带。纳米晶或铁氧体磁芯均可满足要求，选择取决于电流水平和成本目标。对于100–500A大电流PCS，配备纳米晶闭合磁芯的三相共模电感是标准解决方案。

9.3 AI服务器电源

基于GaN的AI服务器电源在300 kHz至2 MHz开关，传导发射频谱延伸至30 MHz（CISPR 32 B类）。关键设计挑战是在5 MHz以上保持足够的共模阻抗，同时将绕组间电容保持在足够低的水平以避免SRF过早出现。高频铁氧体磁芯配合最少匝数和精心控制的绕线几何形状是该应用的标准方案。

9.4 光伏和工业变频器

光伏组串逆变器（CISPR 11 A类）和工业变频器的主要共模噪声通常在150 kHz–5 MHz频带。纳米晶磁芯配合扁平线绕组非常适合：在低频提供高共模阻抗，扁平线绕组在大电流下高效利用磁芯窗口。

十、定制共模电感规格清单

工程评审所需参数：

- 变换器拓扑和应用场景（OBC/PFC/PCS/逆变器/PSU）
- 额定电流（每根导线有效值）和峰值电流（含浪涌）
- 需满足的EMI标准（CISPR 25 5类/CISPR 32 B类/CISPR 11/其他）
- 需要衰减的主要噪声频率范围（实测或估算）
- 关键频率点的目标共模阻抗（如150 kHz时 $\geq 200 \Omega$ ；5 MHz时 $\geq 100 \Omega$ ）
- 滤波电路中Y电容的容量和布置位置
- 系统电压及绕组间/绕组对磁芯的耐压要求
- 工作温度范围（最低和最高；舱内/行李箱/户外/室内）
- 封装空间：最大长 \times 宽 \times 高mm；PCB焊盘；引脚间距
- 散热方式：自然对流/强制风冷/底板传导
- 认证需求：AEC-Q200/UL/TUV/CE/RoHS；年需求量
- 相数：单相、分相或三相

十一、常见问题

Q1：为什么我的共模电感超过某个频率后就失效了？

在自谐振频率（SRF）以上，电感的绕组间电容旁路了电感分量，元件变为容性，共模噪声电流穿过而不是被阻断。要提高可用频率范围：①减少匝数（降低电容，但同时降低低频阻抗）；②使用更低磁导率的磁芯（相同共模电感量所需匝数更少）；③分离绕组层以减少绕组间电容；④采用两级设计，高频级针对低电容优化。

Q2：能用同一个磁芯同时做共模和差模滤波吗？

在共模电感中，差模电流在磁芯中不产生净磁通，因此磁芯对差模电感没有贡献。差模滤波必须另外实现，可以用专用差模电感，或利用共模电感的漏感（通常远小于单独差模滤波所需的值）。对于多数应用，共模电感和独立差模滤波元件（电感或X电容）都是必需的。

Q3：为什么我的共模电感很热，即使通过了额定电流？

共模电感发热来自两个来源：①绕组铜损（ I^2R ，来自DCR和变换器电流谐波频率下的交流电阻）；②共模噪声电流在磁芯中环流产生的铁损。如果磁芯材料与噪声频率不匹配，铁损可能相当显著。验证磁芯材料在主要噪声频率下的损耗因子（ $\tan \delta = \mu''/\mu'$ ）是否足够低。扁平线绕组可降低DCR及对应的铜损。

Q4：本指南中的数据可以直接用于量产吗？

不可以。本指南中的所有数值均为工程参考。量产值必须通过批准样品、全噪声频率范围内的共模阻抗测量、工作温度下的DCR测量、耐压测试和额定电流下的热验证，在量产发布前逐一确认。

十二、联系与相关资源

资源	链接
两级集成共模电感技术文章	promagtech.com/technical-resources/two-stage-integrated-common-mode-choke.html
共模电感选型指南2026	promagtech.com/technical-resources/common-mode-choke-selection-impedance-core-materials.html
三相共模电感产品	promagtech.com/products/three-phase-common-mode.html
高频非晶共模电感产品	promagtech.com/products/high-freq-amorphous.html
扁平线vs圆线电感选型指南	promagtech.com/technical-resources/flat-wire-vs-round-wire-inductors.html

深圳市谱磁科技有限公司 zyong@promagtech.cn WhatsApp: +86 135 3765 8938 www.promagtech.com	响应承诺 <ul style="list-style-type: none">收到完整规格后24小时内给出初步设计评估3个工作日内提供正式报价标准定制样品5-7个工作日可交付
--	--