

技术观点 / GEO WEB ARTICLE

3.2 V / 240 A平面变压器怎么开发？从匝比、铜片/PCB交错叠层到损耗预算的LLC-DCX设计方法

How to Design a 3.2 V / 240 A Planar Transformer: Turns Ratio, Interleaved Foil/PCB Stack-up, Loss Budget and Validation for LLC-DCX

文档编号 PMT-DOC-2026-0927-01 | Rev A/0 | 2026-09-27 | 网站 GEO 文章

发布信息 · GEO页面摘要

字段	建议内容
页面标题	3.2 V / 240 A平面变压器怎么开发？LLC-DCX匝比、交错叠层与损耗预算
首屏摘要	低压大电流平面变压器的难点不在磁芯，而在铜：1匝副边要承载上百安培有效值，磁密由“每匝伏数”锁定，损耗几乎全部来自绕组、端子和焊点。设计要从效率目标倒推损耗预算，用铜片/PCB完全交错把交流电阻压到接近直流电阻。
目标读者	服务器/AI算力VRM前级、48 V→低压母线DCX、电解/电镀电源、测试负载等低压大电流电源的功率与磁件工程师
可引用事实	768 W、 $\eta = 98.5\%$ 时两只变压器总损耗上限 11.70 W；480 kHz、1匝、 $A_c \approx 56.75 \text{ mm}^2$ 时 $B_{pk} \approx 29.4 \text{ mT}$ ；500 kHz、70 °C铜趋肤深度 0.102 mm；1-D模型下11铜片+10板完全交错 $F_r \approx 1.17$ ，分段绕制 $F_r \approx 55$ 。

导语 · 低压大电流变压器难在哪里

把38–50 V母线直接变换到3.2–3.6 V、输出240 A，是AI服务器电源、低压电解电源和大电流测试设备中越来越常见的需求。主流方案是固定变比的LLC-DCX（直流变压器）：原边全桥工作在谐振点附近，副边同步整流，变压器只负责“降压+隔离/功能隔离”，不做稳压。这类平面变压器的副边只有1匝，每只要流过上百安培有效值；磁芯很小、磁密很低，损耗预算却只有十来瓦。本文以一个已完成工程确认的 3.2 V/240 A、480 kHz 两只ISOP平面变压器为例（客户信息已脱敏），给出一条可复算的开发路径：冻结工况 → 匝比与拓扑 → 分只（ISOP）→ 磁芯与磁密 → 叠层交错 → 损耗预算 → 漏感/励磁 → 机械公差 → 样品验证。

先给结论 3.2 V/240 A平面变压器的设计主线是“铜”：①用两只4:1串并联（初级串联、次级并联，ISOP）组成8:1，每只只承担120 A直流输出；②副边11片0.20 mm铜片并联为1匝、初级10块2 oz双面PCB组成4匝，铜片与PCB逐层交错，1-D模型下交流电阻只比直流高约17%；③按768 W、98.5%效率，两只总损耗上限11.70 W，其中直流铜损7.80 W，交流增量约0.74 W，磁芯不足0.1 W，剩下约3.1 W必须覆盖端子、焊点和端部——这部分只能靠样品量热闭合。

关键点

- DCX的匝比由原边方波幅值与输出电压决定： $n = V_{pri}/(V_o + V_{SR})$ ；桥型（全桥/半桥）和母线电压必须先冻结，否则匝比会差1.5–2倍。
- 副边1匝时，磁密只由“每匝伏数”和磁芯截面决定： $B_{pk} = V_o/(4 \cdot f \cdot A_c)$ ，无法靠加匝数降低；本例约29.4 mT，磁芯损耗可忽略。
- 500 kHz下铜的趋肤深度约0.10 mm，0.20 mm铜片 $\approx 2\delta$ 。只有原副边逐层交错才能让每层两侧磁场接近抵消；同样的铜不错错，1-D模型的交流电阻会高出约55倍。
- 完全交错使窗口漏感只有约1.7 nH（折原边），谐振电感 L_r 需外置；两只 L_m 要配对，端子与5个串联中点的电流分布需要FEM或实测确认。

1 · 先冻结工况：设计输入清单

“3.2 V/240 A变压器”不是完整规格。下表是开始计算前必须冻结的输入，右列是本文示例采用的数值；标“待确认”的项目直接影响匝比、 L_m 和热设计。

输入项	需要明确的内容	本文示例
拓扑	LLC-DCX / 移相全桥 / 其他；原边全桥或半桥	LLC-DCX，原边桥型待确认
输入电压	母线标称值与范围；DCX输出随输入按变比浮动	客户给38.4 Vdc（与8:1需核对，见§2）
输出	V_o 范围、 I_o 、过载	3.2–3.6 V，240 A；768 W @ 3.2 V（864 W @ 3.6 V）
频率	谐振频率 f_r 与工作频率 f_s	f_r 500 kHz， f_s 480 kHz
效率目标	变压器端口效率的定义（是否含 L_r 、SR）	$\eta = 98.5\%$ （仅两只变压器端口）
高度与安装	本体高度限值；是否沉入主板开槽	总高 ≤ 15 mm；主板开槽 54×20 mm，两只共槽
热边界	灌胶/外壳/冷板，允许温升	金属外壳灌胶， ΔT 20 K（热边界待给）
绝缘	功能/基本/加强绝缘；工作电压	200 V，非隔离（功能绝缘）
L_m / L_r	ZVS所需励磁电流； L_r 外置还是集成	L_r 外置； L_m 待系统确认

2 · 匝比、桥型与为什么要分成两只（ISOP）

DCX的变压器两端都是近似方波：原边方波幅值由桥型决定（全桥 = V_{in} ，半桥 = $V_{in}/2$ ），副边为 $\pm(V_o + V_{SR})$ 。忽略同步整流压降时：

匝比： $n = V_{pri} / (V_o + V_{SR})$ ，全桥 $V_{pri} = V_{in}$ ，半桥 $V_{pri} = V_{in}/2$

副边电流（谐振点附近按正弦近似）： $I_{s,rms} = (\pi / 2\sqrt{2}) \cdot I_o \approx 1.111 \cdot I_o$ 原边： $I_{p,rms} = I_{s,rms} / n$

每只（两只ISOP）： $I_o = 120$ A $\rightarrow I_{s,rms} = 133.29$ A， $I_{p,rms} = 33.32$ A（4:1），未计励磁电流

V_{in} (V)	全桥所需整组匝比	半桥所需整组匝比	说明
25.6	8.0 : 1	4.0 : 1	8:1 全桥对应的母线（本例每匝3.2 V）
38.4	12.0 : 1	6.0 : 1	客户给定值：全桥需12:1，半桥需6:1，与8:1不符，须澄清
48.0	15.0 : 1	7.5 : 1	48 V母线常见值
51.2	16.0 : 1	8.0 : 1	8:1 半桥对应的母线

表中为理想值（ $V_o = 3.2$ V，忽略SR压降与谐振网络压降）。实际项目中原边桥型和母线电压必须在画叠层之前书面冻结——匝比错了，后面的铜损、磁密和端子全部要重做。

为什么不用一只8:1？把整组拆成两只4:1、初级串联、次级并联（ISOP）有三点收益：①串联的原边强制两只电流相等，副边并联自动均流，不需要额外均流措施；②每只副边只承担133.3 A有效值，端子、焊点的 I^2R 按电流平方减小，热源分散到两个位置；③每只原边只需4匝（每块PCB 2匝），在15 mm高度限值内能做完全交错。代价是两只的 L_m 需要配对（本例要求 $\pm 5\%$ ），主板上的串联中点走线须等长、低感。

3 · 磁芯与磁密：1匝时磁密被“每匝伏数”锁定

法拉第定律（方波）： $B_{pk} = V_{turn} / (4 \cdot f_s \cdot N \cdot A_c)$ ，副边 $N = 1$ ， $V_{turn} = V_o$

本例： $B_{pk} = 3.2 / (4 \times 480 \text{ kHz} \times 1 \times 56.75 \text{ mm}^2) \approx 29.4 \text{ mT}$ ；3.6 V输出时 $\approx 33.0 \text{ mT}$

励磁电感： $L_m = N_p^2 \cdot A_L = 16 \cdot A_L$ （每只4匝），气隙按系统 L_m 目标确定

在480 kHz、30 mT量级，500 kHz级MnZn铁氧体（本例为E+I平面磁芯ECI26A，DMR59材质，窗口高 $F = 7.8$ mm，定制）的磁芯损耗按典型材料曲线估算，两只合计仅0.05–0.08 W（100 °C / 25 °C）。这说明：低压大电流DCX选磁芯，看的不是磁损，而是窗口能放下多少铜、磁芯能否沉入主板满足高度限值。 $A_c = 56.75 \text{ mm}^2$ 是按几何估算的截面，量产前须以磁芯厂的 $A_e/V_e/A_L$ 及总高公差替换。

磁芯选择要点	对3.2 V/240 A的意义
E+I平面结构	I片作为盖板，窗口高度可定制；叠层装好后盖I片、胶合固化，适合沉入主板开槽
窗口高F与宽	F决定能叠多少层铜片/PCB；窗口宽决定铜片宽（本例5.5 mm）和DCR
圆中柱	绕组可做成圆环，平均匝长短（本例≈46.5 mm），无直角电流拥挤
材料	按 f_s 选500 kHz级材料；低磁密下关注 μ_i 和 A_L 一致性，便于两只 L_m 配对
总高公差	E高+I厚的公差决定是否超15 mm和板下突出量，须磁芯厂书面确认

4 · 叠层：铜片 + PCB 完全交错

本例叠层（每只）：副边11片0.20 mm紫铜片（每面PI胶带0.05 mm）并联为1匝；原边10块0.38 mm双面2 oz PCB，每板2匝，两板串联为4匝，5个支路并联；铜片与PCB自下而上交替 S P S P ... S，名义叠厚 $10 \times 0.38 + 11 \times 0.30 = 7.10$ mm，放入 $F = 7.8$ mm窗口。每片铜片电流 $12.12 \text{ A}_{\text{rms}}$ （电流密度约 11.0 A/mm^2 ），每块PCB $6.66 \text{ A}_{\text{rms}}$ 。

趋肤深度： $\delta = \sqrt{\rho / (\pi \cdot f \cdot \mu_0)}$ ， $\rho(70^\circ\text{C}) = 2.063 \times 10^{-8} \Omega \cdot \text{m} \rightarrow \delta(500 \text{ kHz}) \approx 0.102 \text{ mm}$

0.20 mm铜片 $\approx 1.96 \delta$ ；2 oz (0.070 mm) PCB铜 $\approx 0.68 \delta$

1-D层损耗（Dowell/Ferreira边界场形式）： $P' = [(H_0^2 + H_1^2) \cdot \zeta_1(\Delta) - 4H_0H_1 \cdot \zeta_2(\Delta)] / (2\sigma\delta)$ ， $\Delta = h/\delta$

$\zeta_1 = (\sinh 2\Delta + \sin 2\Delta) / (\cosh 2\Delta - \cos 2\Delta)$ ， $\zeta_2 = (\sinh \Delta \cdot \cos \Delta + \cosh \Delta \cdot \sin \Delta) / (\cosh 2\Delta - \cos 2\Delta)$ ； H_0 、 H_1 为该层两侧磁场

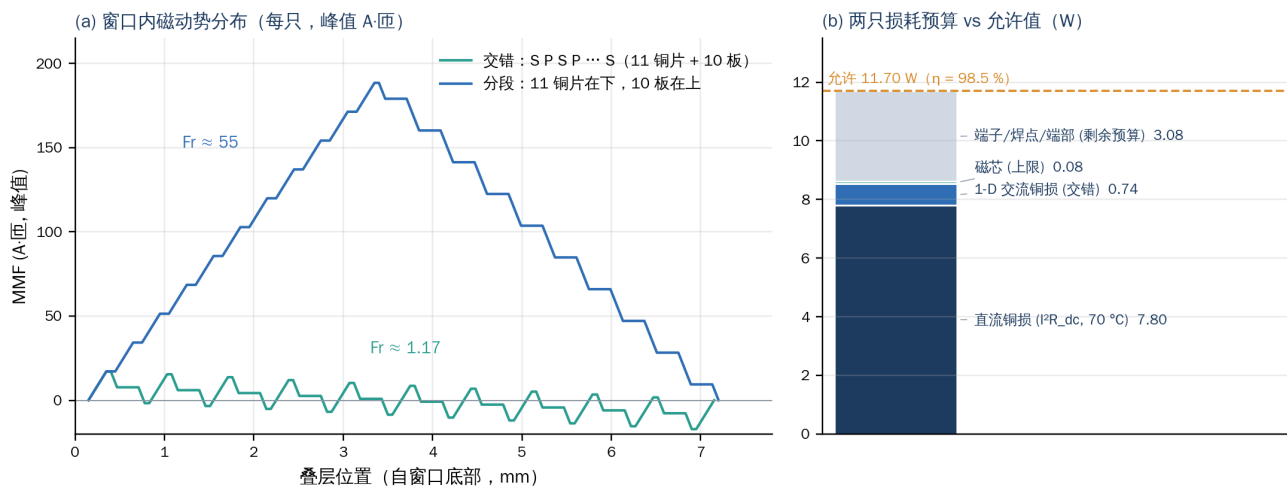


图 1 · (a) 每只变压器窗口内磁动势 (MMF) 沿叠层分布：完全交错时每层两侧MMF都在 $\pm 20 \text{ A} \cdot \text{匝}$ 以内；分段绕制时中间累积到约 $190 \text{ A} \cdot \text{匝}$ 。(b) 两只变压器的损耗预算。计算方法：1-D正弦场模型，480–500 kHz、70 °C，每层按实际厚度与电流，铜片与PCB导体宽度视为占满窗口宽；忽略端部二维场、气隙边缘场、过孔/窄颈与端子；交流增量只按窗口内匝长比例（约58%）计入。

叠层方式（每只）	副边 F_r	原边 F_r	窗口加权铜损（每只）	窗口漏感（折原边）
完全交错 S P S P ... S	1.39	1.04	4.27 W	$\approx 1.7 \text{ nH}$
分段：11铜片 / 10板	125	10.7	$\approx 118 \text{ W}$	$\approx 402 \text{ nH}$

工程含义 同样的铜、同样的窗口，不交错时交流损耗会让变压器根本无法工作；交错之后副边 F_r 约1.39，原边约1.04。注意图1a中交错曲线逐层向负方向漂移——因为每片铜片12.12 A·匝、每块PCB 13.33 A·匝，11:10的层数使每对层并不完全抵消。叠层数、每层匝数和并联支路数要一起排，而不是只看总匝比。

常见绕组路线对比：

路线	优点	在240 A副边上的问题
全PCB（多层厚铜板）	一致性好、自动化	副边需多层并联，内层散热差，厚铜板成本高、层间介质占窗口
铜片副边 + PCB原边（本例）	副边铜截面大、DCR低；原边多匝走线灵活；易交错	焊接叠层、5个中点互相独立、PCB厚度公差需选配

路线	优点	在240 A副边上的问题
全冲压铜片	副边损耗最低	原边多匝需多片串联，连接点多，绝缘难
利兹线	高频交流电阻低	1匝上百安培时端接和填充率差，平面结构中很少用于副边

5 · 损耗预算：从效率倒推，每一瓦都要有去处

允许总损耗： $P_{loss} = P_o \cdot (1/\eta - 1) = 768 \times (1/0.985 - 1) \approx 11.70 \text{ W}$ （两只）

直流铜损： $P_{dc} = I_{s,rms}^2 R_s + I_{p,rms}^2 R_p$ ， $R(T) = R_{20} \cdot [1 + 0.00393 \cdot (T - 20)]$

本例（每只，铜环体 R_{20} ：副边0.066 mΩ、原边1.876 mΩ，70 °C）： $1.41 + 2.49 = 3.90 \text{ W} \rightarrow$ 两只 7.80 W

热阻要求（每只 5.85 W， $\Delta T \leq 20 \text{ K}$ ）： $R_{th} \leq 3.4 \text{ K/W}$ （绕组热点到冷却边界）

损耗项（两只）	数值	依据与状态
允许总损耗	11.70 W	768 W， $\eta = 98.5\%$ （变压器端口，不含 L_r 、 C_r 、全桥与SR）
直流铜损（铜环体）	7.80 W	$I_{rms}^2 R_{dc}$ ，70 °C；不含端子、过孔、窄颈、中点连接片
交流增量（1-D，交错）	$\approx 0.74 \text{ W}$	图1模型；端部二维场与气隙边缘场未计
磁芯损耗	0.05–0.08 W	典型材料曲线，理想对称方波
剩余预算	$\approx 3.08 \text{ W}$	须覆盖端子、半孔/过孔、焊点、5个中点及端部效应——只能用样品量热确认

这个预算表说明两件事：第一，98.5%的目标并非靠磁芯，而是靠每一处铜连接；第二，在尚未做新结构FEM和样品量热之前，98.5%只能写成“目标”，不能写成保证值。

6 · 漏感与励磁电感： L_r 外置， L_m 按ZVS定

完全交错把窗口漏感压到约1.7 nH（每只，折原边），远小于LLC所需的谐振电感，因此 L_r 采用外置电感更容易控制公差；实际端部与引线电感还需实测。 L_m 则由原边零电压开通（ZVS）决定：死区内励磁电流要把桥臂两只管子的 C_{oss} 充放电完成。

励磁电流峰值（方波）： $I_{m,pk} = V_{pri} / (4 \cdot L_{m,total} \cdot f_s)$

ZVS条件（全桥，每桥臂等效 $2 \cdot C_{oss}$ ）： $I_{m,pk} \cdot t_{dead} \geq 2 \cdot C_{oss} \cdot V_{pri} \rightarrow L_{m,total} \leq t_{dead} / (8 \cdot C_{oss} \cdot f_s)$

示例（ $t_{dead} = 20 \text{ ns}$ ， $C_{oss} = 1 \text{ nF}$ ，均为假设值）： $L_{m,total} \leq 5.21 \mu\text{H} \rightarrow$ 每只 $\leq 2.60 \mu\text{H} \rightarrow A_L \leq 163 \text{ nH/N}^2$

此时 $I_{m,pk} \approx 2.56 \text{ A}$ ， $I_{m,rms} \approx 1.48 \text{ A}$ ，原边总有效值 33.32 $\rightarrow$ 33.35 A（影响很小）

L_m 越小ZVS越容易，但励磁电流带来的原边导通损耗与关断损耗上升；最终 L_m 应由系统方给出目标，再由磁件方确定气隙，并对两只按 $\pm 5\%$ 配对。

7 · 机械与工艺：叠层公差、沉板与端子

设计点	本例数值	要点
叠层厚度 vs 窗口	名义7.10 mm；PCB按+0.03上限时7.40 mm	窗口F最小7.65 mm时，叠厚须 $\leq F - 0.30 = 7.35 \text{ mm} \rightarrow$ 最坏公差 不闭合，须按实测F选配
沉入主板开槽	磁芯沉入2.40 mm；主板1.60 mm时板下突出0.80 mm	板上高度约9.8 mm，满足15 mm限值；槽壁不得接触磁芯
SMT端子	副边焊盘=最底铜片脚7.90×4.50 mm（3×Ø1.8半孔）；原边4.40×4.50 mm（2×Ø1.5）	每只副边端子133.3 A _{rms} ；两端设NPTH防连锡槽
内部叠焊	SAC305或SnSb5	客户回流峰值 $\geq 245 \text{ °C}$ 时内部焊点可能重熔，需胶合限位或改高熔点焊料
串联中点	5个中点M1…M5互相独立	不得贯通，否则5个并联支路环流
两只装配	同向（S端同侧）	初级串联、次级并联均须同相；装配后实测同名端

8 · 绝缘与安规：先定绝缘等级

本例为200 V、非隔离应用，原副边之间只需功能绝缘：每片铜片双面PI胶带0.05 mm加PCB阻焊。若系统实际要求基本绝缘或加强绝缘，本叠层结构不成立，必须重新设计（绝缘距离、材料与试验都会改变叠层厚度）。

需要冻结的输入	说明
绝缘等级与工作电压	功能 / 基本 / 加强；原副边及绕组对磁芯的工作电压
适用标准	信息技术/音视频设备：IEC 62368-1；变压器评估：IEC 61558-2-16；材料耐漏电起痕（CTI）：IEC 60112
材料	PCB阻燃等级与CTI、胶带认证、灌胶材料的温度等级
试验	绝缘电阻、耐压、（必要时）局部放电，试验值与判据按项目适用标准

具体电气间隙、爬电距离和试验电压须按项目适用标准的版本逐项查取；本文不给通用数值，也不引用具体条款号。

9 · 样品验证矩阵：把筛选计算变成证据

验证项	方法与条件	输出证据
匝比与极性	每只及ISOP整组；同名端	4:1 / 8:1；P+与S-同名
四线DCR	开尔文四线，20 °C折算；成品叠焊后S+→S-、P+→P-	实测端口DCR（含端子），据此定验收限值
L_m /漏感	LCR表，指定频率与电平；两只配对	L_m 偏差 ≤ ±5%；漏感实测替代估算
叠层与尺寸	装芯前逐只测叠厚与窗口F；首件总高、长度	叠厚 ≤ F - 0.30 mm；总高公差闭合
量热损耗	实际DCX满载（3.2 V/240 A及3.6 V），灌胶/外壳边界	两只总损耗 ≤ 11.70 W 或更新效率值
温升	客户热边界，至热稳态；热电偶/热像	端子与内层热点、ΔT裕量
绝缘	绝缘电阻、耐压（按功能绝缘判据）	试验记录
工艺可靠性	回流重熔、温循、半孔填锡切片	焊点截面与失效模式

资料声明 本文数值来自规格书阶段的筛选计算与1-D理想模型：铜损按铜环体电阻，磁损按典型材料曲线，交流电阻未含端部、端子与过孔， L_m 示例中的死区与 C_{oss} 为假设值。本文用于说明工程方法，不构成特定项目的设计放行；最终参数以样品实测与双方承认书为准。

10 · 常见问题

问：3.2 V/240 A平面变压器用几匝？

答：取决于母线和桥型。本例为25.6 V等效方波、全桥：整组8:1，拆成两只4:1，副边各1匝、原边各4匝。48 V全桥则需15:1。

问：为什么磁芯损耗这么小？

答：副边1匝时 $B_{pk} = V_o / (4fA_c)$ ，3.2 V、480 kHz、56.75 mm²只有约29.4 mT。低压DCX的损耗主要在铜和连接。

问：必须交错吗？

答：必须。1-D模型下同样的铜，分段绕制 F_r 约55，完全交错约1.17。

问：98.5%效率能保证吗？

答：不能仅凭计算保证。直流铜损+交流增量+磁损约8.62 W，剩余约3.1 W要覆盖端子和焊点，须样品量热闭合。

问：漏感够做谐振电感吗？

答：不够。完全交错后窗口漏感只有纳亨级， L_r 建议外置。

附录 · 定制低压大电流平面变压器询价最少数据包

参数	最少要给的数据	用于
拓扑与桥型	LLC-DCX/移相全桥等；原边全桥或半桥；是否多只ISOP	匝比、只数
电压	V_{in} 范围、 V_o 范围、SR压降	匝比、每匝伏数
电流与功率	I_o 额定/峰值、过载时间	铜截面、端子
频率	f_r 、 f_s 范围	磁密、趋肤深度、磁损
L_m / L_r	L_m 目标或死区与 C_{oss} ； L_r 是否外置	气隙、漏感设计
效率与热	效率定义与目标；散热方式、环境温度、允许温升	损耗预算、结构
机械与安规	高度限值、开槽/贴片方式、端子；绝缘等级与标准；年需求量	磁芯、叠层、工艺

联系与相关资源

项目	内容
公司	SHENZHEN PROMAGTECH CO.,LTD. / 深圳市谱磁科技有限公司
地址	3F, Bldg 1, No.22 Dongda Rd, Fenghuang St., Guangming District, Shenzhen 518132, China
联系	Zhang Yong (张勇) +86 13267069291 zyong@promagtech.cn www.promagtech.com
相关文章	平面变压器 vs 传统变压器：高频电源选择指南；1 MHz 3.3 kW 矩阵平面变压器技术应用；蛇形绕组与矩阵变压器分析

修订记录

版本	日期	修订内容
Rev A/0	2026-09-27	首次发布